

АЦП З РЕЖИМОМ ЧЕРГУВАННЯ: АНАЛІЗ ТОЧНОСТІ ТА МЕТОДІВ ЇЇ ПІДВИЩЕННЯ

Вступ. В багатьох сучасних прикладних застосуваннях виникає необхідність вимірювати швидкоплинні процеси або високочастотні сигнали, гарантуючи при цьому широкий діапазон та високу пропускну здатність вимірювального каналу (ВК). Досягнути цього можна через застосування високошвидкісних аналого-цифрових перетворювачів (АЦП), що не завжди є доцільно чи раціонально для ряду систем, зокрема сучасних інформаційно-комунікаційних технологій, систем стеження та радіолокації, промислових вимірювальних систем, засобів Інтернету речей (IoT) та бездротових сенсорних мереж (БСМ), де головними вимогами є суттєве збільшення частоти дискретизації з гарантуванням високої точності отримання сигналу.

Одним із підходів розв'язання цієї задачі є використання у ВК кількох АЦП, які працюють паралельно у режимі чергування з формуванням на виході об'єднаного коду. Теоретично за рахунок зсуву сигналів запуску кожного з цих перетворювачів, частоту дискретизації вхідного сигналу можна підвищити у стільки разів, скільки АЦП у режимі чергування підключено у ВК після сенсора. Таким чином, смугу пропускання такого ВК, виходячи з теореми Найквіста – Котельникова, також можна розширити у стільки разів, скільки АЦП паралельно підключено після сенсора. Однак використання досить простого способу підвищення швидкодії АЦП у ВК за рахунок режиму чергування може мати суттєві обмеження, пов'язані з втратою точності, яка зумовлена кількома чинниками, а саме: неузгодженістю напруги та струму зміщення на входах кожного АЦП; розбіжністю амплітудно-частотної характеристики (АЧХ) та фазо-частотної характеристики (ФЧХ) кожного каналу перетворення при наявності фільтра низьких частот (ФНЧ) та підсилювача (П), розбіжністю у затримках при наявності підсилювачів вибірки та зберігання (ПВЗ) у складі кожного АЦП та невідповідністю їх часових параметрів, а також наявністю похибок у формуванні часової послідовності тактових імпульсів за допомогою генератора тактових імпульсів (ГТІ) та дільника (Д). Для зменшення похибок, зумовлених цими чинниками, доцільно їх мінімізувати принаймні до величини похибки одного АЦП з набору перетворювачів у режимі чергування.

В статті розглянуто особливості АЦП в режимі чергування для збільшення частоти дискретизації і, як наслідок, пропускну здатності перетворювача вимірювального каналу. Проаналізовано чинники, які впливають на точність АЦП в режимі чергування, а саме розбіжність струмів та напруг зміщення на входах кожного вимірювального каналу, розбіжність АЧХ та ФЧХ кожного каналу, розбіжність параметрів підсилювачів вибірки і зберігання в каналах АЦП з чергуванням, розбіжність часової послідовності тактових імпульсів. Розглянуто методи мінімізації кожного з впливових чинників.

Ключові слова: аналого-цифровий перетворювач, АЦП у режимі чергування, підсилювач вибірки та зберігання, вимірювальний канал, мінімізація похибок перетворення.

Мета роботи – підвищення точності АЦП у режимі чергування на основі аналізу похибок, зумовлених дією впливових чинників, і методів мінімізації цих похибок. Застосування цих методів дає можливість підвищити пропускну здатність ВК для різних прикладних застосувань шляхом використання кількох АЦП у режимі чергуванням без підвищення похибки перетворення та перевантаження окремих АЦП.

Аналіз похибок АЦП з режимом чергування. Сьогодні АЦП з режимом чергування (Interleaved ADCs) мають ряд переваг у різних областях застосування. У комунікаційних технологіях існує потреба в АЦП з вищою частотою дискретизації для забезпечення радіозв'язку із кількома несучими з високою пропускну здатністю. У військовій та аерокосмічній сфері АЦП з підвищеною частотою дискретизації дають можливість створювати багатоцільові системи, які можна використовувати для зв'язку, електронного спостереження та радарів. У промисловому приладобудуванні постійно зростає потреба в АЦП з вищою частотою дискретизації для точного вимірювання високочастотних сигналів. Це лише деякі області застосування АЦП з чергуванням [1]. Слід зазначити, що аналізу роботи таких АЦП присвячено досить багато публікацій [2–11]. Однак у цих публікаціях, як правило, роботу таких перетворювачів аналізують у частотній області спектру, де розглядають хибні спектри внаслідок неузгодженості параметрів окремих АЦП або окремих аналого-цифрових каналів у режимі чергування. Якщо аналізують похибки відліків, отриманих окремими АЦП, то тільки внаслідок неузгодженості вхідних струмів або напруг. Крім того, зазначимо, що теорема Найквіста – Котельникова не враховує те, що цифрові відліки на виході кожного окремого АЦП у режимі чергування не є ідеальними. Час перетворення АЦП при отриманні такого відліку та його вплив на обмеження підвищення пропускну здатності за рахунок чергування теж не враховуються в остаточному висновку стосовно максимальної частоти дискретизації.

Щоб оцінити переваги та обмеження АЦП з чергуванням, доцільно детально розглянути особливості роботи таких перетворювачів. На рис. 1 показано n АЦП у складі вимірювальних каналів перетворювача з чергуванням, кожний з яких може включати додаткові вузли, а саме: ФНЧ, П, ПВЗ. Причому усі канали підключено до одного сенсора (С). Слід зазначити, що ці додаткові вузли сучасних інтегральних мікросхем (ІМС) може бути виконано безпосередньо в одному кристалі разом з АЦП.

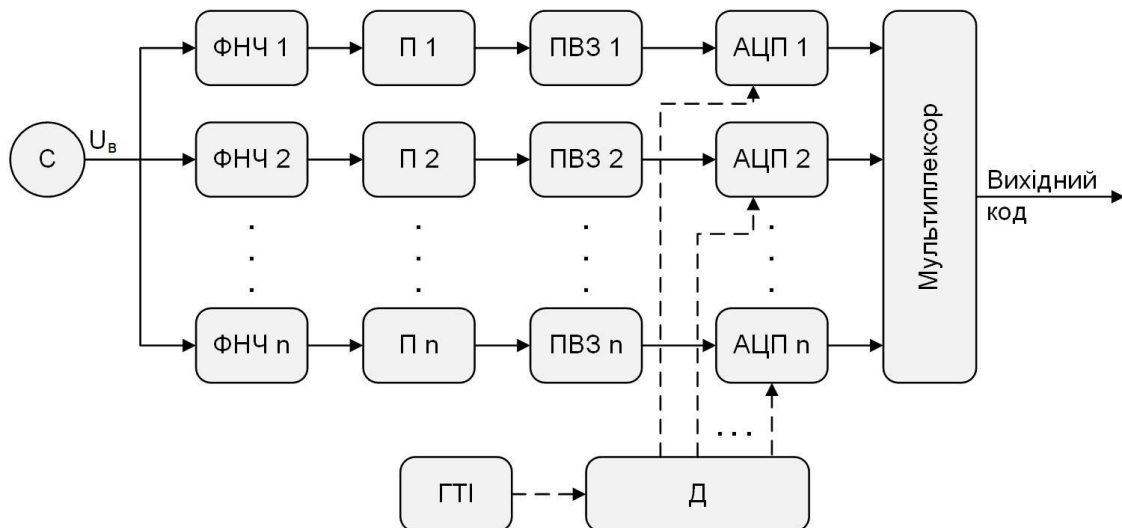


РИС. 1. Структурна схема АЦП у режимі чергування

Для формування часової діаграми чергування використано генератор тактових імпульсів (ГТІ) та дільник частоти (Д). Теоретично використання m АЦП дає можливість збільшити ефективну частоту дискретизації і, як наслідок, пропускну здатність у m разів. Таким чином, частоту вхідного сигналу АЦП з чергуванням може бути збільшено теж у m разів, як впливає з рис. 2. Однак використання декількох АЦП або ВК з набором додаткових вузлів, які підключено до одного сенсора або іншого джерела вхідних сигналів, може зумовити додаткові похибки перетворення у порівнянні з використанням окремого перетворювача. Розглянемо окремо вплив кожної похибки на точність перетворення, методи їх визначення та мінімізації впливу кожної похибки на загальну точність АЦП з чергуванням.

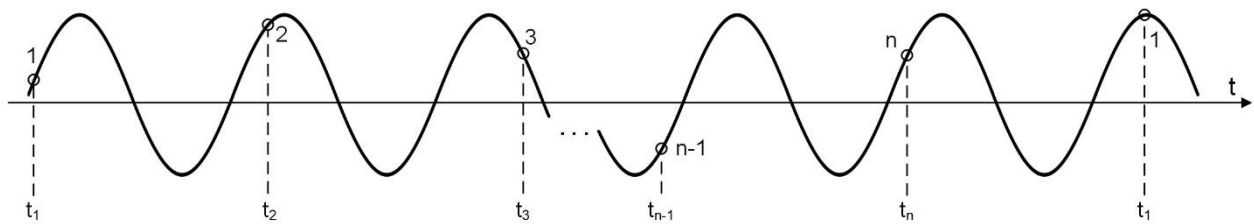


РИС. 2. Часова діаграма дискретизації вхідного сигналу

Похибка, зумовлена розбіжністю струмів та напруг зміщення на вході кожного вимірювального каналу, які підключено до одного сенсора. Як правило, для кожної ІМС АЦП або підсилювача чи фільтра ці параметри нормують з наведенням типового, мінімального та максимального значень. Крім того, у технічній документації на електронні компоненти, як правило, наведено приклади регулювання цих параметрів. До цього можна додати, що у випадку малого вихідного опору джерела вхідного сигналу, що характерно для більшості промислових сенсорів, впливом струму зміщення на похибку перетворення АЦП можна знехтувати. На рис. 3 показано типову діаграму похибки зміщення АЦП у режимі чергування для кожного відліку.

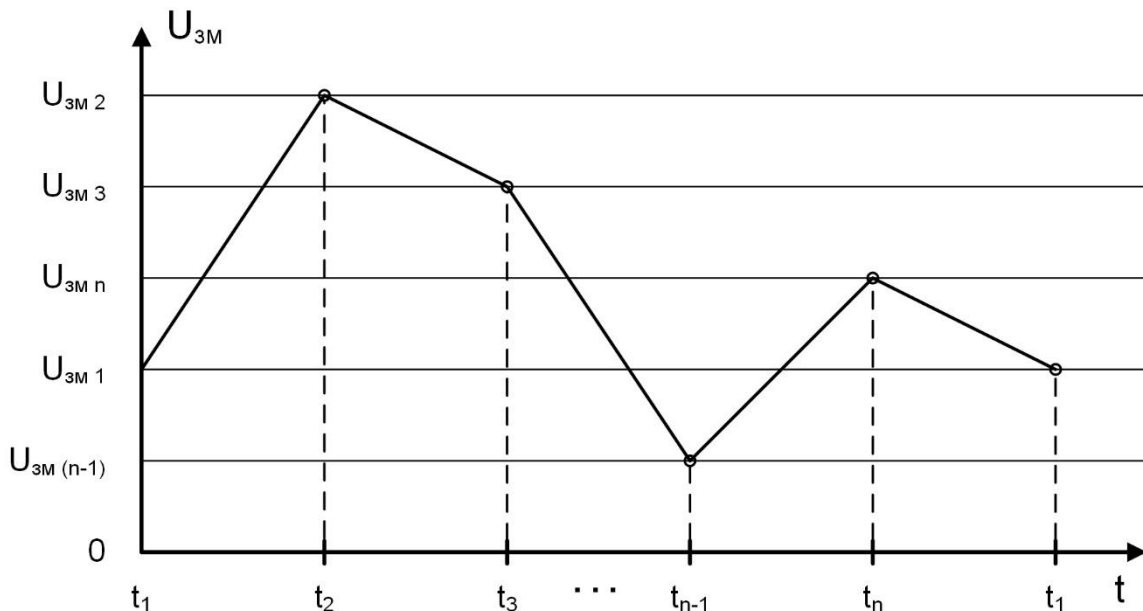


РИС. 3. Похибка напруги зміщення у режимі чергування для кожного відліку

Похибка, зумовлена розбіжністю АЧХ та ФЧХ кожного каналу при наявності в цих каналах ФНЧ та підсилювача. Цю похибку визначають на часовій осі у точках вибірки вхідного сигналу. Вона залежить від частоти вхідного сигналу у зв'язку з можливою неузгодженістю АЧХ та ФЧХ кожного каналу АЦП у режимі чергування. Нерівномірність АЧХ кожного каналу, перш за все, визначається параметрами коефіцієнта підсилення підсилювачів у кожному каналі, які залежать від частоти вхідного сигналу. Для мінімізації похибки каналу від частоти вхідного сигналу f_c треба вибирати АЧХ та ФЧХ підсилювача з урахуванням максимального підвищення цієї частоти за рахунок режиму чергування, а саме з урахуванням числа окремих АЦП такого перетворювача. Це означає, що частота зрізу $f_{зр}$ підсилювача при максимальній амплітуді, який використовують у каналі АЦП з чергуванням, повинна перевищувати максимально підвищену частоту вхідного сигналу АЦП, причому відношення $f_c/f_{зр}$ залежить від заданого числа дійсних розрядів АЦП. Вимоги до нерівномірності ФЧХ підсилювачів у кожному каналі АЦП з чергуванням визначають з аналогічних міркувань щодо вибору їх частоти зрізу. Якщо в каналах АЦП з режимом чергування використовують ФНЧ, то можна заздалегідь відрегулювати необхідну смугу пропускання кожного каналу, включно його АЧХ та ФЧХ.

Похибка, зумовлена розбіжністю часових параметрів підсилювачів вибірки і зберігання в каналах АЦП з чергуванням. Сучасні порозрядні АЦП, як правило, включають ПВЗ, які можуть мати розбіжність таких параметрів як апертурна затримка $t_з$ та апертурна невизначеність $t_н$. Ця неузгодженість може зумовлювати зсуви відліків $t_{зв}$ на часовій осі у різних каналах АЦП з чергуванням, а саме

$$t_{зв} = t_з + t_н, \quad (1)$$

причому, чим ближче буде частота вхідного сигналу до максимального значення, тим більшою буде похибка результату перетворення для такого каналу. Як правило, у сучасних мікроелектронних АЦП, які містять ПВЗ, відсутня можливість відповідним чином відрегулювати параметри вбудованих ПВЗ. Причому ці параметри відповідають смузі вхідного сигналу окремого АЦП без урахування застосування цього перетворювача у режимі чергування, тобто з підвищеним спектром вхідного сигналу. Тому вибір таких АЦП для режиму чергування потребує спеціального підходу, при якому слід враховувати максимально можливе підвищення смуги вхідного сигналу, яке, як вище зазначено, залежить від кількості окремих АЦП у режимі чергування.

Похибка, зумовлена неточністю часової послідовності тактових імпульсів, що керують чергуванням запуску окремих АЦП. Необхідну точність формування часової послідовності тактових імпульсів можна визначити із частоти дискретизації або максимальної частоти вхідного сигналу. Виходячи із точності АЦП, можна розрахувати допустиму похибку частоти тактових імпульсів, що керують процесом чергування.

Методи визначення кожної похибки та мінімізація впливу кожного з розглянутих чинників. Максимальну похибку Δ , зумовлену розбіжністю напруг зміщення $U_{зм}$ кожного АЦП, як впливає з графіку (рис. 3), можна представити рівнянням

$$\Delta = U_{зм(макс)} - U_{зм(мін)}. \quad (2)$$

Мінімізацію цієї похибки здійснюють на постійному струмі шляхом калібрування або корекції:

- у режимі калібрування усі АЦП підключають до напруги, що дорівнює нулю, і напругу зміщення зменшують до мінімально можливого значення шляхом регулювання для кожного окремого АЦП чи вхідного каналу;
- у режимі корекції попередньо визначають напругу зміщення для кожного каналу або АЦП, а потім зменшують її шляхом цифрової корекції відліків для кожного АЦП.

Похибка, зумовлена розбіжністю АЧХ та ФЧХ для кожного каналу, має дві складові, а саме: похибку відліку по амплітуді та похибку зсуву відліків між окремими перетворювачами. Для мінімізації амплітудної похибки в окремих каналах АЦП з чергуванням доцільно застосовувати підсилювачі з програмованим коефіцієнтом підсилення. Таким чином, буде не тільки зменшено розбіжність у коефіцієнтах підсилення підсилювачів, але при наявності на вході каналу ФНЧ буде компенсовано розбіжність їх АЧХ. Похибку від впливу розбіжності ФЧХ на фазові зсуви в окремих каналах може бути скомпенсовано на вході регулюванням параметрів ФНЧ або цифровою корекцією відліків окремо для кожного каналу. Слід зазначити, що максимальна розбіжність зсуву в окремих каналах АЦП з чергуванням має місце на максимальній для даного перетворювача частоті вхідного сигналу.

Зазначимо, що теорема Найквіста – Котельникова базується на припущенні, що окремі цифрові відліки отримано з абсолютною точністю. На практиці для отримання одного відліку потрібний певний час t_b . З цього випливає, що для виконання умов теореми Найквіста – Котельникова вхідний сигнал не може змінюватися у процесі аналого-цифрового перетворення за час t_b . Так, наприклад, порозрядний АЦП з послідовним зважуванням потребує для отримання одного відліку час, що дорівнює

$$t_b = N \cdot t_p, \tag{3}$$

де N – кількість двійкових розрядів АЦП, t_p – час, необхідний для визначення одного розряду шляхом зважування.

Для того, щоб зберігати незмінний сигнал на вході АЦП у його склад включають ПВЗ, який на час вимірювання зберігає постійний рівень вхідного сигналу, а невизначеність цього часу для кожного АЦП складається з невизначеності апертурної затримки t_3 та апертурного тремтіння (jitter) t_j . Апертурна затримка, як правило, має постійне значення для даного ПВЗ, тому її можна врахувати чи компенсувати. В цьому випадку тільки апертурне тремтіння є обмежуючим фактором швидкості вхідного сигналу, як це показано на рис. 4.

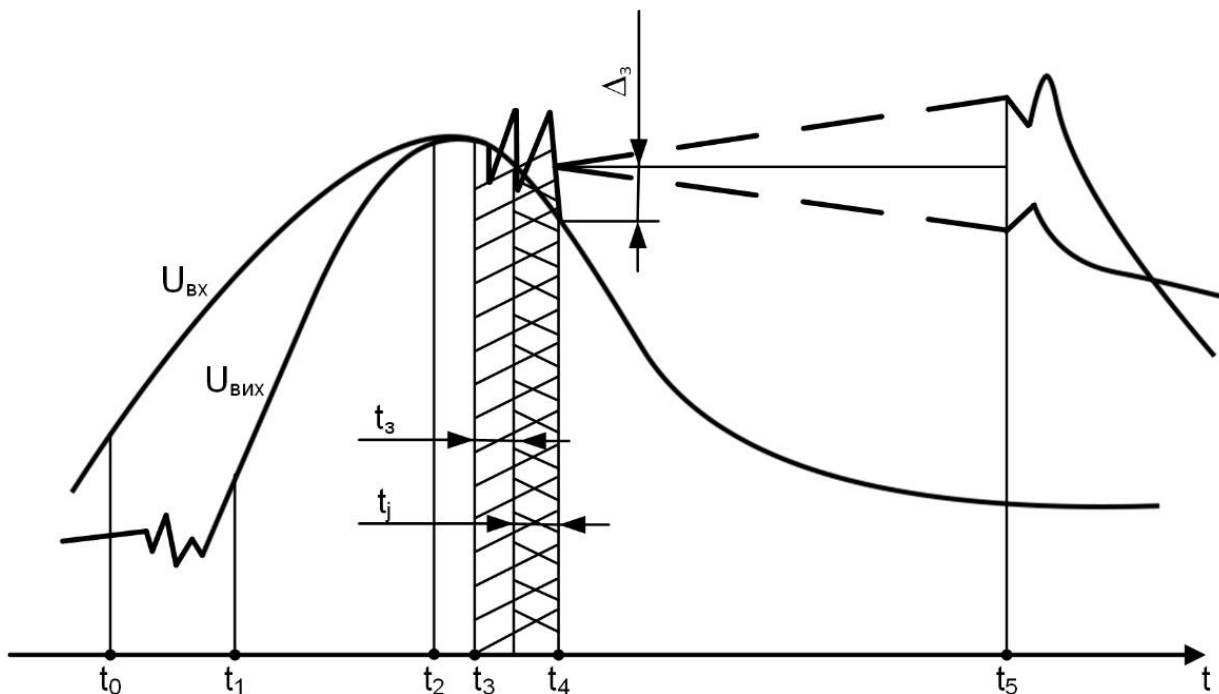


РИС. 4. Діаграма роботи ПВЗ

З цього випливає, що при відомих часових параметрах ПВЗ у складі АЦП, кількість перетворювачів у режимі чергування обмежено допустимою швидкістю зміни вхідного сигналу, тобто максимальну швидкість вхідного сигналу для АЦП у режимі чергування слід вибирати такою, щоб під час апертурного тремтіння максимальна зміна вхідного сигналу Δ_3 не перевищувала величини молодшого розряду чи похибки квантування ΔU , а саме

$$\Delta U/t_j \leq (A_{\text{макс}} \cdot \sin wt)' , \quad (4)$$

де $\Delta U = A_{\text{макс}}/(2^N - 1)$, $A_{\text{макс}}$ – максимальна амплітуда вхідного сигналу, $w = 2 \cdot \pi \cdot f_{\text{макс}}$.

Тоді

$$f_{\text{макс}} = \frac{1}{2 \cdot \pi \cdot (2^N - 1) \cdot t_j} . \quad (5)$$

Якщо, наприклад, порозрядний АЦП має 10 двійкових розрядів, а $t_j = 10^{-11}$ с, то $f_{\text{макс}}$ дорівнює приблизно 16 МГц. Виходячи з цього, такий АЦП, навіть у режимі чергування, може перетворювати сигнали з частотою не більше 16 МГц без втрати точності із-за зміни вхідного сигналу в інтервалі апертурного тремтіння. Тому підвищувати кількість АЦП з метою підвищення частоти дискретизації і, як наслідок, частоти вхідного сигналу без урахування обмежень, зумовлених апертурним тремтінням, неможливо без втрати точності АЦП з чергуванням.

Часову похибку, яка зумовлена неточністю часової послідовності тактових імпульсів, що керують чергуванням запуску окремих АЦП, може бути мінімізовано вибором відповідної елементної бази для побудови ГТІ та дільника частоти, а також оптимальним розведенням друкованої плати і розташуванням компонентів, які формують часову діаграму АЦП з чергуванням.

Висновки. АЦП з чергуванням дають можливість досягти більшої пропускної здатності у порівнянні з стандартними перетворювачами. Застосування двох або більшої кількості стандартних АЦП у режимі з чергуванням дає можливість підвищити пропускну здатність у рази. Однак на точність АЦП з чергуванням впливає неузгодженість між параметрами окремих перетворювачів та їх компонентів. Параметри АЦП у режимі чергування досить детально розглянуто у частотній області. Але за допомогою цього аналізу, перш за все, розглядають частотні збурення, які виникають внаслідок розбіжностей у формуванні числових відліків кожним перетворювачем. Амплітудні похибки цих відліків розглядають, як правило, за рахунок розбіжностей струмів та напруг зміщення між окремими АЦП у режимі чергування. Але амплітудні похибки внаслідок розбіжностей АЧХ, параметрів підсилювачів вибірки і зберігання залишаються поза увагою розробників. Вплив цих розбіжностей на загальну точність АЦП з чергуванням та методи їх мінімізації розглянуто у цій публікації.

Авторські внески: Романов В.О. – проаналізовано та розраховано похибки аналого-цифрового перетворювача з режимом чергування. Галелюка І.Б. – запропоновано структурну організацію аналого-цифрового перетворювача з режимом чергування.

Список літератури

1. Harris J. The ABCs of Interleaved ADCs. <https://www.analog.com/en/resources/technical-articles/the-abcs-of-interleaved-adcs.html> (звернення: 20.05.2025)
2. Dissanayake S.D., Armstrong J. Comparison of ACO-OFDM, DCO-OFDM and ADO-OFDM in IM/DD systems. *J. Lightw. Technol.* 2013. **31**(7). P. 1063–1072. <https://doi.org/10.1109/JLT.2013.2241731>
3. Ponnuru S., Seo M., Madhow U., Rodwell M. Joint mismatch and channel compensation for high-speed OFDM receivers with time-interleaved ADCs. *IEEE Trans. Commun.* 2010. **58** (8). P. 2391–2401. <http://dx.doi.org/10.1109/TCOMM.2010.08.090693>

4. Huynh V.T.D., Noels N., Steendam H. Effect of offset mismatch in time-interleaved ADC circuits on OFDM-BER performance. *IEEE Trans. Circuits Syst. I, Reg. Papers.* 2017. **64** (8). P. 2195–2206. <https://doi.org/10.1109/TCSI.2017.2694059>
5. Huynh V.T.D., Noels N., Steendam H. Closed-form BER expression for OFDM with the effect of TI-ADC's timing mismatch. *Proc. 25th Int. Conf. Telecommun (ICT)*. 2018. P. 132–137. <https://doi.org/10.1109/ICT.2018.8464910>
6. Salib A., Flanagan M.F., Cardiff B. A high-precision time skew estimation and correction technique for time-interleaved ADCs. *IEEE Trans. Circuits Syst. I, Reg. Papers.* 2019. **66**(10). P. 3747–3760. <http://dx.doi.org/10.1109/TCSI.2019.2915282>
7. Song J., Ragab K., Tang X., Sun N. A 10-b 800-ms/s timeinterleaved SAR ADC with fast variance-based timing-skew calibration. *IEEE J. Solid-State Circuits.* 2017. **52** (10). P. 2563–2575. <http://dx.doi.org/10.1109/JSSC.2017.2713523>
8. Li J., Wu S., Liu Y., Ning N., Yu Q. A digital timing mismatch calibration technique in time-interleaved ADCs. *IEEE Trans. Circuits Syst. II, Exp. Briefs.* 2014. **61** (7). P. 486–490. <http://dx.doi.org/10.1109/TCSII.2014.2327333>
9. Wei H., Zhang P., Sahoo B.D., Razavi B. An 8 bit 4 gs/s 120 mw CMOS ADC. *IEEE J. Solid-State Circuits.* 2014. **49** (8). P. 1751–1761. <http://dx.doi.org/10.1109/JSSC.2014.2313571>
10. Chen S., Wang L., Zhang H., Murugesu R., Dunwell D., Carusone A.C. All-digital calibration of timing mismatch error in time-interleaved analog-to-digital converters. *IEEE Trans. Very Large Scale Integr. (VLSI) Syst.* 2017. **25** (9). P. 2552–2560. <https://doi.org/10.1109/TVLSI.2017.2703141>
11. Mishra A., Jagannatham A.K., Hanzo L. Sparse Bayesian learning-aided joint sparse channel estimation and ML sequence detection in space-time trellis coded MIMO-OFDM systems. *IEEE Trans. Commun.* 2020. **68** (2). P. 1132–1145.

Одержано 19.05.2025

Романов Володимир Олександрович,

доктор технічних наук, завідувач відділу
Інституту кібернетики імені В.М. Глушкова НАН України, Київ,
<https://orcid.org/0000-0001-6277-8756>
yromanov1944@gmail.com

Галелюка Ігор Богданович,

кандидат технічних наук, провідний науковий співробітник
Інституту кібернетики імені В.М. Глушкова НАН України, Київ,
<https://orcid.org/0000-0003-1504-4439>
galelyuka@gmail.com

MSC 90C15, 49M27

Volodymyr Romanov, Igor Galelyuka ***Interleaved ADC: Analysis of Accuracy and Methods for Improving It***V.M. Glushkov Institute of Cybernetics of the NAS of Ukraine, Kyiv** *Correspondence:* galelyuka@gmail.com

Introduction. In many modern applied tasks, it's necessary to measure fast-moving processes or high-frequency signals, while ensuring a wide range and high bandwidth of the measurement channel. This can be achieved through the usage of high-speed analog-to-digital converters (ADCs), what is not always feasible or rational for a number of systems, in particular modern information and communication technologies, surveillance and radar systems, industrial measurement systems, Internet of Things (IoT) tools and wireless sensor networks, where the main requirements are a significant increase in the sampling frequency with a guarantee of high accuracy of signal acquiring.

One of the approaches to solve this task is to use several ADCs in the measurement channel, which work parallel in interleave mode and form the combined code at the output. Theoretically, by shifting the triggering signals of each of these convertors, it is possible to increase the sampling frequency of the input signal as many times as number of ADCs in the interleave mode are connected to the measurement channel after the sensor.

The purpose of the work is to increase the accuracy of ADCs in the interleave mode based on the analysis of errors, caused by the action of influential factors, and methods for minimizing these errors. The usage of these methods makes it possible to increase the throughput of the measurement channel by using several ADCs in the interleave mode without increasing the conversion error and overloading individual ADCs.

Conclusions. Interleaved ADCs allow reaching greater throughput compared to standard converters. Using two or more standard ADCs in interleaved mode allows for multiple increase in throughput. However, the accuracy of interleaved ADCs is affected by the mismatch between the parameters of individual converters and their components. The parameters of interleaved ADCs have been sufficiently detailed considered in the frequency domain. However, this analysis primarily considers frequency disturbances that appear from differences in the formation of numerical samples by each converter. The amplitude errors of these samples are usually considered due to differences in bias currents and bias voltages between individual ADCs in interleaved mode. However, the amplitude errors due to differences in frequency response, parameters of sample and hold amplifiers remain outside the attention of developers. The impact of these discrepancies on the overall accuracy of interleaved ADCs and methods for minimizing them are discussed in this publication.

Keywords: analog-to-digital converter, interleaved ADCs, sample-and-hold amplifier, measurement channel, minimization of conversion errors.